

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-235053

(43) 公開日 平成11年(1999) 8月27日

(51) Int.Cl.⁶

H 0 2 M 7/5387
1/12

識別記号

F I

H 0 2 M 7/5387
1/12

A

審査請求 未請求 請求項の数 4 F D (全 9 頁)

(21) 出願番号 特願平10-43019

(22) 出願日 平成10年(1998) 2月10日

(71) 出願人 000002842

株式会社高岳製作所

東京都千代田区大手町 2丁目 2番 1号

(72) 発明者 吉井 誠

宮城県黒川郡大衡村桔梗平 1番地 株式会
社高岳製作所仙台事業所内

(72) 発明者 中野 靖弘

宮城県黒川郡大衡村桔梗平 1番地 株式会
社高岳製作所仙台事業所内

(72) 発明者 小林 保則

宮城県黒川郡大衡村桔梗平 1番地 株式会
社高岳製作所仙台事業所内

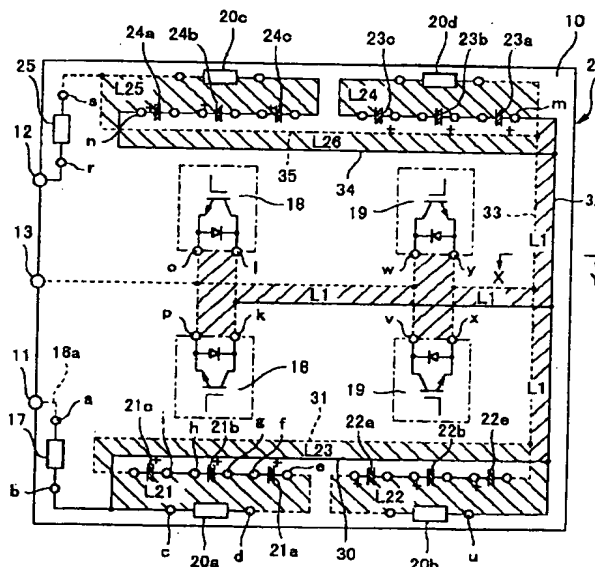
(74) 代理人 弁理士 松井 伸一

(54) 【発明の名称】 電力変換装置用スタック

(57) 【要約】

【課題】 各コンデンサ群の回路へのインダクタンスを等しくさせ、リップル電流を均等化する電力変換装置用スタックを提供すること

【解決手段】 絶縁板 10 の両面に P 層側、N 層側導体板 15、16 を接合して形成される接合基板 27 の一端に、正側直流端子 11、交流端子 13、負側直流端子 12 を位置させる。正側、負側直流端子に接続される正側、負側電源ライン間に、複数のコンデンサ群 21a...24c を並列接続させ、正側、負側 IGBT 18、19 を直列接続する。IGBT は中央にまとめて配置し、コンデンサ群は各 IGBT の外側に、均等に配置する。両導体板を所定パターンにして、各端子と IGBT 及びコンデンサを接続し、正側、負側直流端子の設置位置と反対側にて IGBT との接続を行うとともに、前記正側・負側電源ラインを構成するパターン部分では、両導体板で重合するようにする。



【特許請求の範囲】

【請求項1】 以下の要件(1)～(5)を備えたことを特徴とする電力変換装置用スタック。

(1) 絶縁板の両面にそれぞれ第1、第2導体板を取り付けて接合基板を形成する。

(2) 正側直流端子と負側直流端子の間に端子が位置するように、それら各端子を前記接合基板に取り付ける。

(3) 前記正側直流端子に接続される正側電源ラインと、前記負側直流端子に接続される負側電源ラインの間に、複数のコンデンサ部を並列接続するとともに、正側スイッチング素子、負側スイッチング素子を直列接続し、それら両スイッチング素子の接続部分を前記端子に接続する。それら両スイッチング素子及び前記コンデンサ部を構成するコンデンサは、前記接合基板の所定位置に取り付けられ、前記第1導体板と、前記第2導体板により、前記正側電源ライン・負側電源ラインを構成し、前記接合基板に取り付けられる前記スイッチング素子及び前記コンデンサの結線を行う。

(4) 前記スイッチング素子は中央にまとめて配置し、前記コンデンサ部は前記各スイッチング素子の外側に、均等に配置する。

(5) 前記所定のパターン形状は、正側及び負側直流端子の設置位置と反対側で前記スイッチング素子との接続を行うようにするとともに、前記正側・負側電源ラインを構成するパターン部分では、第1、第2導体板で重合するようにする。

【請求項2】 前記正側電源ライン、負側電源ラインと、前記正側、負側スイッチング素子を接続するラインを構成する前記第1、第2導体板のパターン部分の少なくとも一部を重合させるようにしたことを特徴とする請求項1に記載の電力変換装置用スタック。

【請求項3】 正負の電源ライン間に挿入される前記複数のコンデンサ部のうち、隣接するコンデンサ部は、相手側に近いほうが互いに同極になるようにしたことを特徴とする請求項1または2に記載の電力変換装置用スタック。

【請求項4】 前記接合基板の上にシールド板を配置するとともに、そのシールド板に、前記スイッチング素子のオン／オフを制御するドライブ回路を実装したことを特徴とする請求項1～3のいずれか1項に記載の電力変換装置用スタック。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電力変換装置用スタックに関するものである。

【0002】

【従来の技術】 図1は、従来のハーフブリッジ回路の一例を示している。同図に示すように、正側直流端子1と負側直流端子2の間に直流コンデンサ3と、スイッチング素子を配置する。そして図示の例では、直流コンデン

サ3は、実際には3個直列にしたコンデンサ群3a～3dを4組並列接続することにより、所望の容量を得るようにしている。また、スイッチング素子は、両直流端子1、2間に正側スイッチング素子4と負側スイッチング素子5を直列に配置したものを2組並列的に接続している。そして、直列接続した2つのスイッチング素子4、5の接続点が交流端子6となる。

【0003】 さらに、各スイッチング素子5には、スナバ回路7が連結され、スイッチング時のサージ電圧の解消等を行っている。さらに、正側直流端子1、負側直流端子2に接続された電源ラインLには、直流ヒューズ9が配置され、また、その電源ラインLから各直流コンデンサ3に向けて分岐された部分には直流コンデンサ直列ヒューズ8が設けられている。そして、各スイッチング素子4、5がオンするタイミングを適宜に調整・設定するようになっている。なお、具体的な動作原理は、周知であるので、詳細な説明を省略する。

【0004】 そして、係る回路図を実現するための装置を製造するには、各構成部品を用意し、それをリード線やリードプレートなどにより連結している。そして、各構成部品(素子)の配置レイアウトも、まさに図1に示すとおりであり、正側・負側直流端子1、2と交流端子6は、反対側に設置するとともに、正側・負側直流端子1、2側に電解コンデンサからなる直流コンデンサを直・並列配置し、交流端子6側にスイッチング素子4、5を配置するようにしていた。

【0005】

【発明が解決しようとする課題】 しかしながら、上記した従来の構造では、以下に示す問題があった。すなわち、図1を簡略化して記載した図2に示すように、回路上の各位置にインダクタンスが発生している。発生場所に分けて説明すると、コンデンサ群3aとスイッチング素子4、5で囲まれる領域に発生するL1と、隣接するコンデンサ群(3aと3b、3bと3c、3cと3d)の間の領域に発生するL21、L22、L23がある。そして、各L分は、実際に回路を組んだ際の面積(配線により囲まれた部分の面積)に対応しているため、比較的大きな値となる。

【0006】 そして、スイッチング周波数の高周波数化や流す電流の大電流化などを考慮すると、上記L分(L1+L21+L22+L23)が無視できず、スイッチング時のサージ電圧の発生を招く。そこで、従来の部品配置構成のまま単に各素子・部品を近づければ面積が縮小してL分は小さくなるものの、実際には、部品間での絶縁耐圧などを考慮すると、あまり近づけることができず、従来の配置構造での小型化すなわちインダクタンスを減少させることは困難であった。

【0007】 さらに、各コンデンサ群3a～3dのそれぞれからスイッチング素子4、5側を見た場合のインダクタンスは、コンデンサ群3aは、L1のみである。そ

して、コンデンサ群3bはL1+L21、コンデンサ群3cはL1+L21+L22、コンデンサ群3dはL1+L21+L22+L23となり、各コンデンサ群3a~3dから見たインダクタンスは不均等となる。その結果、スイッチング素子4、5に近くインダクタンスの小さいコンデンサ群ほどリップル電流が大きくなり、早く放電・劣化する（この例では、コンデンサ群3aが最もリップル電流が大きい）。すると、各コンデンサ群における放電状態・劣化状態が異なるおそれがあり、そのように異なると、放電状態の大きいコンデンサ群に対して他のコンデンサ群から供給されることになり、回路全体の性能が低下する。

【0008】本発明は、上記した背景に鑑みてなされたもので、その目的とするところは、上記した問題を解決し、インダクタンスを低減させ、スイッチング時のサージ電圧の発生を可及的に抑制し、各コンデンサ（コンデンサ群）の回路へのインダクタンスを等しくさせ、リップル電流を均等化することにより、高周波数・大電流であっても回路の安定駆動を確保することのできる電力変換装置用スタックを提供するものである。

【0009】

【課題を解決するための手段】上記した目的を達成するため、本発明に係る電力変換装置用スタックでは、要件（1）~（5）を備えるように構成した（請求項1）。

（1）絶縁板の両面にそれぞれ第1、第2導体板を取り付けて接合基板を形成する。

（2）正側直流端子と負側直流端子の間に端子（実施の形態の「交流端子」に相当）が位置するように、それら各端子を前記接合基板に取り付ける。

（3）前記正側直流端子に接続される正側電源ラインと、前記負側直流端子に接続される負側電源ラインの間に、複数のコンデンサ部を並列接続するとともに、正側スイッチング素子、負側スイッチング素子を直列接続し、それら両スイッチング素子の接続部分を前記端子に接続する。それら両スイッチング素子及び前記コンデンサ部を構成するコンデンサは、前記接合基板の所定位置に取り付けられ、前記第1導体板と、前記第2導体板により、前記正側電源ライン・負側電源ラインを構成し、前記接合基板に取り付けられる前記スイッチング素子及び前記コンデンサの結線を行う。

（4）前記スイッチング素子は中央にまとめて配置し、前記コンデンサ部は前記各スイッチング素子の外側に、均等に配置する。

（5）前記所定のパターン形状は、正側及び負側直流端子の設置位置と反対側で前記スイッチング素子との接続を行うようにするとともに、前記正側・負側電源ラインを構成するパターン部分では、第1、第2導体板で重合するようにする。

【0010】また、前記正側電源ライン、負側電源ラインと、前記正側、負側スイッチング素子と端子を接続す

るラインを構成する前記第1、第2導体板のパターン部分の少なくとも一部を重合させるように構成すると、なおよい（請求項2）。

【0011】このようにすると、実施の形態でも詳細に説明したように、両導体板のパターン部分が重なっているため、正側電源ラインと負側電源ラインで囲まれる領域は絶縁板の厚さとなるので、その部分で発生するインダクタンスは小さくなる。また、コンデンサ部を各スイッチング素子の外側に均等に配置したため、そのコンデンサ部で発生するインダクタンスはほぼ等しくなり、上記電源ラインで発生するインダクタンスよりは十分大きい。従って、各コンデンサ部から見たインダクタンスは、電源ラインで発生するインダクタンスを無視できるので、結局各コンデンサ部から見たインダクタンスはほぼ等しくなる。よって、リップル電流を均等化することにより、高周波数・大電流であっても回路の安定駆動が図れる。

【0012】また、回路全体のインダクタンスは、上記のように電源ライン部分さらにはスイッチング素子部分でも小さくなるので、同一の等価回路を持つ従来のものに比べて非常に小さくできる。よって、スイッチング時に発生するサージ電圧を抑制できる。

【0013】また、上記回路構成を前提とし、正負の電源ライン間に挿入される前記複数のコンデンサ部のうち、隣接するコンデンサ部は、相手側に近いほうが互いに同極になるようにするとよい（請求項3）。このようにすると、コンデンサ部同士の物理的距離を短くしても、十分な絶縁耐圧を確保できるので、小型化が図れる。

【0014】前記接合基板の上にシールド板を配置するとともに、そのシールド板に、前記スイッチング素子のオン/オフを制御するドライブ回路を実装してもよい（請求項4）。ドライブ回路とスイッチング素子が同一装置に組み込まれるので、取り扱いが容易となるばかりでなく、両者の距離が近づくことにより、小型化で高性能な装置を構成できる。

【0015】

【発明の実施の形態】図3は、本発明の好適な一実施の形態の概略構成図を示しており、図4、図5、図6は、それぞれ本発明の構成要素の1つであるP層側導体板、絶縁板、N層側導体板の平面図をそれぞれ示している。また、図7は、図3におけるX-Y線矢視断面図である。さらに、図8は、具体的な装置構成を示しており、図8は各導体板15、16及び絶縁板10を取り外した状態の平面図であり、主としてスイッチング素子であるIGBTと逆方向ダイオードを同一パッケージに封止したIGBTモジュール（以下単に「IGBT」と称する）と、直流コンデンサ（電解コンデンサ）の配置レイアウトを示している。図9は、装置全体の平面図を示しており、図10はその側面図を示している。

5

【0016】図3に示すように、絶縁板10の一側縁近傍に、正側直流端子11、負側直流端子12及び交流端子13をほぼ同一直線上に配置している。なお、本発明では、必ずしも同一直線上に配置する必要はないが、同じ側に設ける必要はある。

【0017】また、この絶縁板10の上下面には、それぞれP層側導体板15とN層側導体板16とを接合し、接合基板（大電流基板）27を形成している。これらP層側導体板15およびN層側導体板16は、ともに所定のパターン形状からなる所定厚さの銅板から構成している。そして、P層側導体板15は、主として正側の直流ラインを構成し、N層側導体板16は主として負側の直流ラインを構成している。

【0018】また、図3において絶縁板10の上面にP層側導体板15を配置し、絶縁板10の下面にN層側導体板16を配置している。従って、図3中P層側導体板15による配線パターンは実線で示し、N層側導体板16による配線パターンは破線で示している。そして、各導体板15、16の具体的なパターン形状は、図4と図6に示すようになっており、その導体板15、16の間に図5に示すような外形状及び孔部を有する絶縁板10を介在させる。なお、各図はいずれも平面図である。

【0019】図4に示すように、P層側導体板15は、正側の電源ラインを構成する平面略E字状の主パターン15aと、コンデンサやヒューズの端子相互を連結するための各帯状パターン（15c、15d等）と、負側直流電極12に接続される島状電極15dを備えている。

【0020】また、同様に、N層側導体板16は、負側の電源ラインを構成する平面略E字状の主パターン16cと、コンデンサやヒューズの端子相互を連結するための各帯状パターン（16b等）と、正側直流電極11に接続される島状電極16a並びに、交流電極12に接続される引出配線パターン16dを備えている。そして、この引出配線パターン16dは、主パターン16cの中央の脚部分37のほぼ延長線上に形成されている。

【0021】そして、図4と図6を比較するとわかるように、主パターン15a、16c同士のそれぞれ対応する脚部分（30と31、34と35及び36と37）や、各脚部分の連結部分32、33は、その大部分において上下方向に重なる（絶縁板10を介して対向する）ように形成している。一例を示すと、図7のような関係となる（連結部分32、33を示している）。さらに、引出配線パターン16dと主パターン15の中央の脚部分36とも、一部重合するようにしている。

【0022】このように、正側の電源ラインと負側の電源ラインとをそれぞれ導体板を用いて構成するとともに、できるだけライン（パターン）部分が重なるように構成している。係る点が本発明の特徴の1つである。

【0023】次に回路構成を説明する。正側直流端子11には、直流ヒューズ17を介して2つの正側スイッチ

6

ング素子（IGBT）18のコレクタに接続されている。この正側IGBT18のエミッタが交流端子13に接続されるとともに、負側スイッチング素子（IGBT）19のコレクタに接続されている。そして、負側IGBT19のエミッタが直流ヒューズ25を介して負側直流端子12に接続される。つまり、正側直流端子12と負側直流端子12の間に、直列に正側IGBT18と負側IGBT19を挿入したものを2組並列接続する回路構成となっている。係る回路構成自体は、従来からあるものと基本的に同様である。

【0024】また、正側直流端子11と負側直流端子12との間に介在させる直流コンデンサも、従来と同様に、3つの直流コンデンサ（21a～21c、22a～22c、23a～23c、24a～24c）を直列接続して構成されるコンデンサ群を4組並列接続させている。さらに、コンデンサ群と直列に直流コンデンサ直列ヒューズ（以下、単に「直列ヒューズ」と称する）20a～20dを接続している。係る構成も基本的に従来と同様（直列ヒューズを設ける位置は異なる）である。

【0025】従って、図3等に示す回路もその等価回路で示すと、直列ヒューズ20c、20dが負側電源ラインに接続されることを除いて図1に示す従来のものとほぼ同様となる。従って、具体的な説明を省略するが、本装置の動作原理は従来と同様である。但し、後述するように、各部品の配置レイアウトを変更したことにより、各コンデンサ群にとっての回路に対するインダクタンスが均等になるとともに、装置全体のインダクタンスも小さくできるようにする。

【0026】具体的には、まず、正側IGBT18、18と負側IGBT19、19を、仮想四角形の各頂点にそれぞれ配置する。そして、4つのコンデンサ群をそれぞれ各IGBT18、19の外側に近接して配置している。つまり、正側直流端子11側に設けた正側IGBT18と負側IGBT19には、それぞれ第1コンデンサ群21a～21cと第2コンデンサ群22a～22cを配置し、負側直流端子12側に設けた正側IGBT18と負側IGBT19には、それぞれ第4コンデンサ群24a～24cと第3コンデンサ群23a～23cを配置する。

【0027】そして、スイッチング素子であるIGBTとコンデンサ群の具体的な配置レイアウトは、図8からわかるように、接合基板27の下側に配置している。また、各コンデンサ群に接続される直列ヒューズ20a～20dは、コンデンサ群の外側で、しかも、接合基板27の上側に配置している。さらに、IGBT18、19の下側には、ヒートシンク40を取り付け、放熱対策をとっている。

【0028】次に、各コンデンサ群やスイッチング素子等の構成部品（素子）相互並びに各端子11、12、13との接続構造を説明する。正側直流端子11は、N層

10

20

30

40

50

側導体板16の島状電極16aに接続されており、その島状電極16aのターミナルaと、P層側導体板15の主プレート15aのターミナルbとを導通するように直流ヒューズ17を接合基板27の上面に配置する。つまり、正側直流端子11に接続される正側電源ラインは、一旦接合基板27の下面側のN層側導体板16を介して接合基板27の上面側である本来の正側ラインを構成するP層側導体板15に流れ込むようにしている。係る構成は、負側電源ラインでも行っている。このように、N層側導体板16とP層側導体板15が絶縁板10を介して対向するように形成することにより、N層側導体板16をP層側導体板15で支持して、正側直流端子11の機械的強度が高くなるという効果が期待される。

【0029】また、直流ヒューズ17を介して正側直流電極15と導通された主プレート15aに設けられたターミナルcに、第1コンデンサ群用の直列ヒューズ20aの一端が接続され、その直列ヒューズ20aの他端は、N層側導体板16の帯状パターン16bに設けられたターミナルdに接続されている。さらに、その帯状パターン16bに設けられたターミナルeと、P層側導体板15の第1帯状プレート15bのターミナルfの間に直列コンデンサ21aが接続され、その第1帯状プレート15bのターミナルgと第2帯状プレート15cのターミナルhとの間に直列コンデンサ21bが接続され、さらに、その第2帯状プレート15cのターミナルiとN層側導体板16の主プレート16cの一端に設けられたターミナルjとの間に直列コンデンサ21cが接続されている。

【0030】そして、N層側導体板16の主プレート16cは、4つのIGBT18、19の周囲を迂回する（脚部分31、35及び連結部分33）とともに、2組のIGBT18、19の間に挿入する（中央の脚部分37）ように平面略E字状のパターンに形成されており、他端にて負側直流電極16に接続される。具体的には、負側直流電極16が、P層側導体板15の島状電極15dに接続されているため、その島状電極15dに設けたターミナルrと、上記N層側導体板16の主プレート16cの脚部分35側の端部に設けたターミナルsとの間を直列ヒューズ25で電氣的に接続することにより導通されている。これにより、3つの直列コンデンサ21a～21cは、直列接続されるとともに、正側直流端子11と負側直流端子12との間に介在し、しかも、正側直流端子11（正側電源ライン）側に直列ヒューズ20aが挿入されるようになる。

【0031】また、具体的な接続構造の説明は省略するが、他の3つのコンデンサ群も、上記した第1コンデンサ群21a～21cと同様に、P層、N層側導体板15、16の各プレート部分を適宜に使用して所望の回路構成を得るようにしている。そして、P層側導体板15の主プレート15aも、N層側導体板16の主プレート

16cと同様に、4つのIGBT18、19の周囲を迂回するように平面略E字状のパターンに形成されている。換言すると、3本の脚部分30、36、34の間に形成される空間部分にIGBT18、19を配置する。

【0032】そして、各正側IGBT18のコレクタは、P層側導体板15の主プレート15aの中央の脚部分36の先端側に設けたターミナルk、lに接続され、正側IGBT18のエミッタは、引出配線パターン16dに設けたターミナルo、pに接続される。そして、引出配線パターン16dの先端16d'にて交流端子12が接続される。また、各負側IGBT19のコレクタは、引出配線パターン16dに設けたターミナルv、wに接続されることにより、正側IGBTとの接続がとられ、さらに、負側IGBT19のエミッタはN層側導体板16の主プレート16cの中央の脚部分37の先端側に設けたターミナルx、yに接続され、負側直流端子11に導通される。

【0033】さらに本形態では、隣接するコンデンサ群、つまり、第1コンデンサ群21a～21cと、第2コンデンサ群22a～22cとを配置する際に、近接する側を同極性にしている。つまり、隣接する2つの直列コンデンサ21a、22aは、ともに正極側を相手側に位置させている。同様に、第3コンデンサ群の直列コンデンサ23cと第4コンデンサ群の直列コンデンサ24cは、ともに負極側を相手側に位置させている。このように同極側を対向させることにより、たとえ物理的距離を近づけても、十分な絶縁耐圧をとることができ、小型化が図れる。

【0034】上記した構成によれば、回路装置全体でのインダクタンスは、図3中ハッチングで区切られた領域の面積に対応するものとなる。つまり、各コンデンサ群側からIGBTに至る回路のうち共通の部分で発生するインダクタンスL1と、コンデンサ群とそれに接続される直列ヒューズで囲まれる領域で発生するインダクタンスL21、L22、L24、L25と、第1コンデンサ群21a～21cから上記L1が発生する共通の部分に至るライン、つまり、主パターン15aの脚部分30と主パターン16cの脚部分31で囲まれる領域で発生するインダクタンスL23と、第4コンデンサ群24a～24cから上記L1が発生する共通の部分に至るライン、つまり、主パターン15aの脚部分34と主パターン16cの脚部分35で囲まれる領域で発生するインダクタンスL26とが存在する。

【0035】そして、各コンデンサ群からL1が発生するIGBT及びその周囲の共通部分までのインダクタンスは、第1コンデンサ群21a～21cは「L21+L23」となり、第2コンデンサ群22a～22cはL22となり、第3コンデンサ群23a～23cはL24となり、第4コンデンサ群24a～24cは「L25+L26」となる。

【0036】ここで、各コンデンサ群とそれに接続するヒューズの相対位置関係は、すべて等しくしているの
で、そのコンデンサ群の部分で発生する各インダクタン
ス L_{21} 、 L_{22} 、 L_{24} 、 L_{25} は、すべて等しくな
る。また、配置レイアウトを対称形にすることにより、
 L_{23} と L_{26} もほぼ等しくなる。さらに、 L_{23} 、 L_{26}
及び L_1 は、実際の回路においては、絶縁板10を
介して対向配置しているため、非常に小さい。従って、
 $L_{21}+L_{23}=L_{25}+L_{26}$

$L_{22}=L_{24}$

$L_{21}+L_{23}=L_{22}$

が成り立つ。

【0037】よって、各コンデンサ群が負担するインダ
クタンスはすべて等しくなる。さらに、 L_{23} 、 L_{26}
及び L_1 が非常に小さいことから、従来の装置に比べて
装置全体のインダクタンス分が可及的に小さくなる。よ
って、各コンデンサのリップル電流を可及的に抑制で
き、スイッチング時に発生するサージ電圧も可能な限り
小さくすることができる。その結果、高周波数のもの
にも対応できる。

【0038】さらに本形態では、各IGBT18、19
に接続するスナバー回路（図示省略）は、接合基板27
の上面に設置している。つまり、接合基板27を挟んで
上下にIGBTとスナバー回路を配置し、その基板を介
して接続している（P層側導体板15の主パターン15
に設けたターミナルqなどを介して導通する）。

【0039】さらにまた、接合基板27の上方には図8
に示すように、支柱35を介して取付プレート36を支
持し、その取付プレート36の上にIGBTドライブ回
路38を設置している。この時、取付プレート36の下
面のほぼ全面に導体板を配置するとともに、それをア
ースに落とすことにより、IGBTドライブ回路38に対
するシールド効果が発揮される。

【0040】また、このように立体配置することによ
り、IGBTドライブ回路38とIGBT18、19と
を結ぶ線を短くすることができ、係る点でも良好な特性
・効果が得られる。

【0041】なお、上記した実施の形態では、スイッ
チング素子としてIGBTを用いた例を説明したが、本発
明はこれに限ることはなく、各種のスイッチング素子を
用いることができる。

【0042】そして、上記構成の電力変換装置用スタ
ックは、例えばNAS電池用の大容量の交直変換装置を実
用化するために適した装置となる。もちろん、それ以外
の通常の用途にも適用できるのは言うまでもない。

【0043】上記した実施の形態では、符号13を交流
端子とするハーフブリッジ回路として、スタック回路を
説明した。このハーフブリッジ回路のスタックを複数台

組み合わせることで、直流から交流を発生する逆変換
と、交流から直流を発生する順変換の双方の動作が可能
な、交直変換装置を構成できる。

【0044】さらに符号13の端子を、正側直流端子1
1と負側直流端子12の間の直流電位とし、正側直流端
子11と負側直流端子12の一方と端子13の間を低圧
側直流回路とし、正側直流端子11と負側直流端子12
の間を高圧側直流回路とすると、低圧側直流回路と高圧
側直流回路の間で、双方向に電力を流すことができ、昇
降圧チョッパ回路を構成できる。

【0045】

【発明の効果】以上のように本発明に係る電力変換装置
用スタックでは、2枚の導体板を絶縁板を介して対向配
置することにより、回路全体のインダクタンスを低減さ
せ、スイッチング時のサージ電圧の発生を可及的に抑制
することができる。また、各コンデンサ部（コンデンサ
群）を均等に配置することにより、各コンデンサ部で発
生するインダクタンスを等しくすることができ、しか
も、上記のように対向配置させたことにより電源ライン
で発生するインダクタンスは無視できるので、各コンデ
ンサ部から見た回路へのインダクタンスをほぼ等しくす
ることができる。これにより、リップル電流を均等化す
ることができ、高周波数・大電流であっても回路の安定
駆動を確保することが可能となる。

【図面の簡単な説明】

【図1】従来例を示す図である。

【図2】従来の問題点を説明する図である。

【図3】本発明に係る電力変換装置用スタックの好適な
一実施の形態を示す回路図である。

【図4】P層側導体板を示す平面図である。

【図5】絶縁板を示す平面図である。

【図6】N層側導体板を示す平面図である。

【図7】X-Y線矢視断面図である。

【図8】具体的な構造を示す正面図である。

【符号の説明】

10 絶縁板

11 正側直流端子

12 負側直流端子

13 交流端子

15 P層側導体板

16 N層側導体板

18 正側スイッチング素子

19 負側スイッチング素子

21a~21c 第1コンデンサ群

22a~22c 第2コンデンサ群

23a~23c 第3コンデンサ群

24a~24c 第4コンデンサ群

27 接合基板

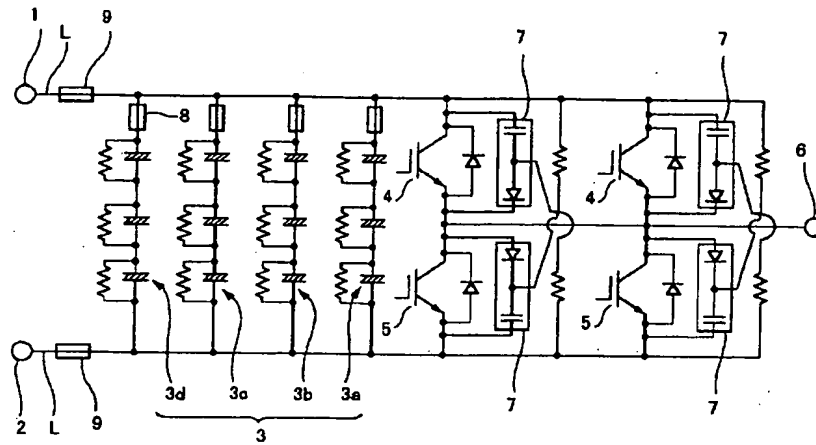
10

20

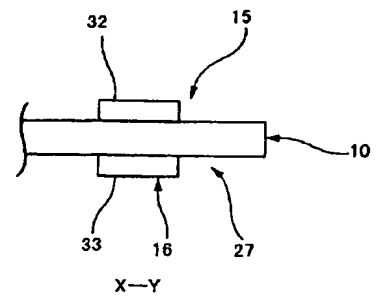
30

40

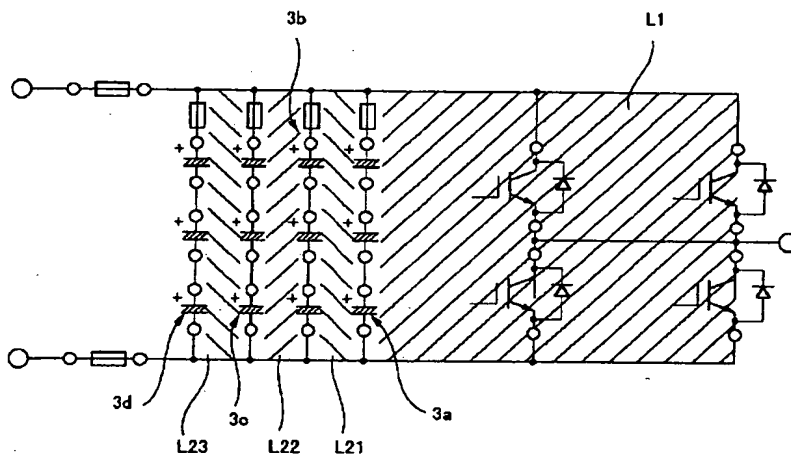
【図1】



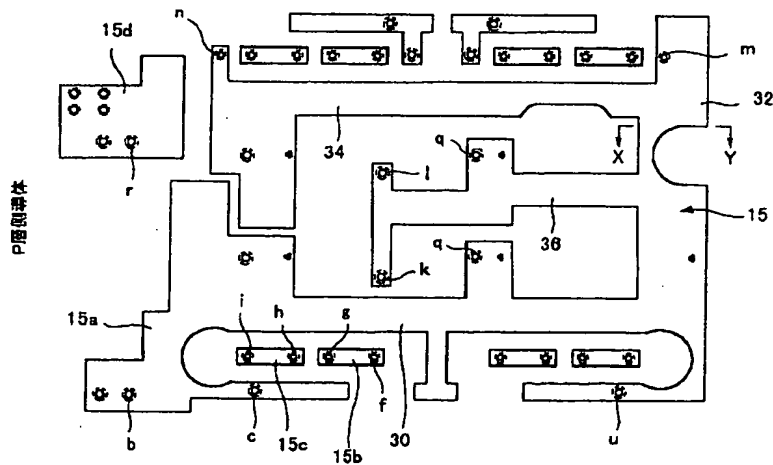
【図7】



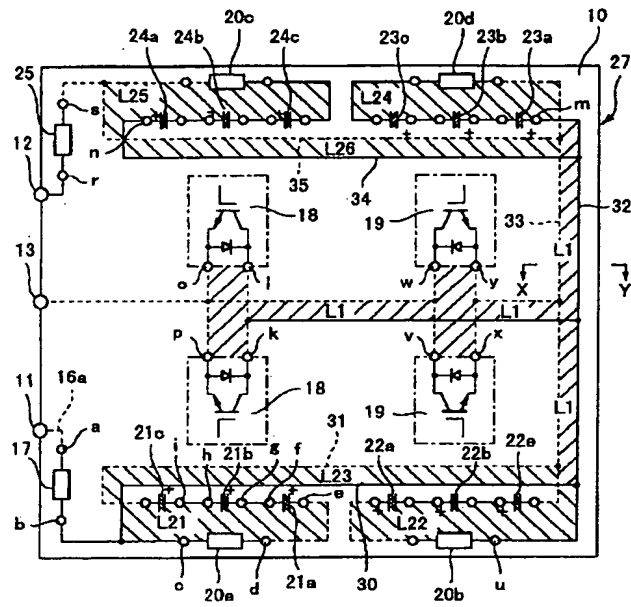
【図2】



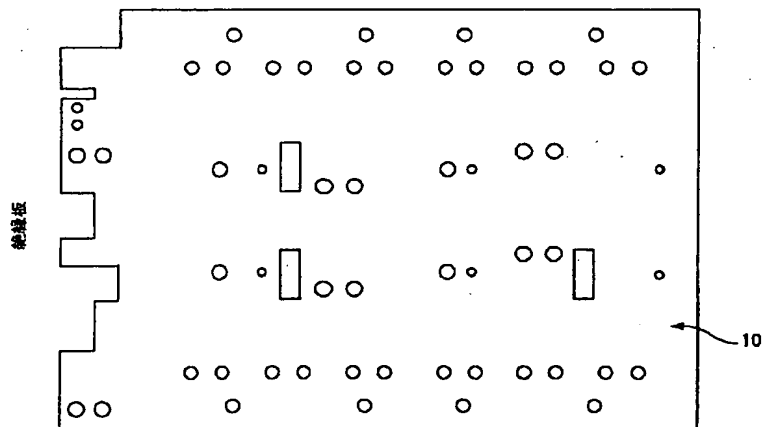
【図4】



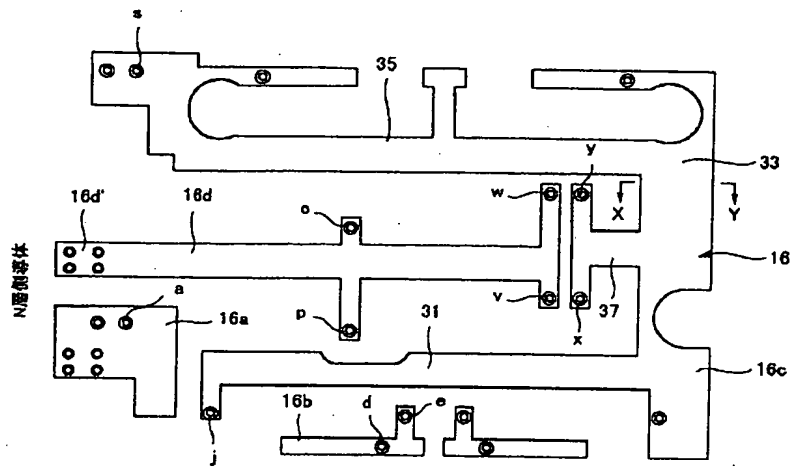
【図3】



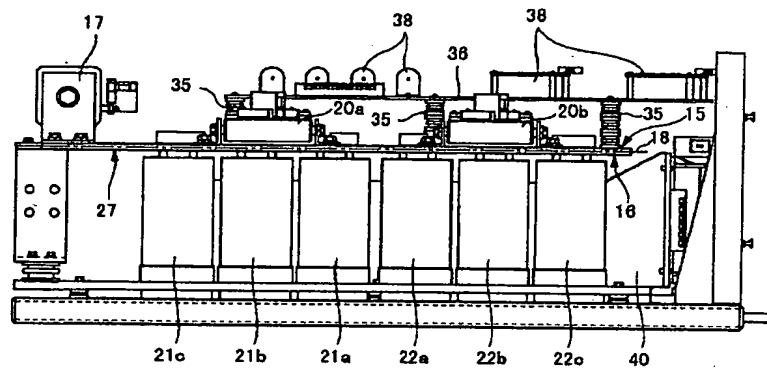
【図5】



【図6】



【図8】





Applicant:	Kabushiki Kaisha Toshiba
Application No.:	01122383.9
Date of Notification:	October 10, 2003
Title of Invention:	Semiconductor device

Notification of the First Office Action

1. ☐ The applicant has requested examination as to substance and examination has been carried out on the above-identified patent application for the invention under Article 35(1) of the Patent Law of the People's Republic of China (hereinafter referred to as "the Patent Law").
2. ☐ The applicant claimed priority/priorities based on the application(s):
filed in Japan on July 11, 2000.
☐ The applicant has provided the priority documents certified by the Patent Office where the priority application(s) was/were filed.
4. ☐ Examination as to substance was directed to the initial application documents as filed.
5. ☐ This Notification is issued with consideration of the search results.

No.	Number(s) or Title(s) of Reference(s)	Date of Publication (or the filing of conflicting application)
1	Jpn. Pat. No. 11-235053A	August 27, 1999

6. Conclusions of the Action:

☐ On the Claims:

☐ Claim(s) 1, 4, 5, 6 does/do not possess the inventiveness as required by Article 22 paragraph 3 of the Patent Law.

☐ Claim(s) 2 does/do not comply with Article 26 paragraph 4 of the Patent Law.

☐ Claim(s) 7, 9, 10 does/do not comply with the provisions of Rules 20-23 of the Implementing Regulations.

7. In view of the conclusions set forth above, the Examiner is of the opinion that:

☐ The applicant should expound in the response reasons why the application is patentable and make amendments to the application where there are deficiencies as pointed out in the text portion of the Notification, otherwise, the application will not be allowed.

8. The following should be taken into consideration by the applicant in making the response:

(1) Under Article 37 of the Patent Law, the applicant should respond to the office action within 4 months counting from the date of receipt of the Notification. If, without any justified reason, the time limit is not met, the application shall be deemed to have been withdrawn.

(2) Any amendments to the application should be in conformity with the provisions of Article 33 of the Patent Law. Substitution pages should be in duplicate and the format of the substitution should be in conformity with the relevant provision contained in "The Examination Guidelines".

(3) The response to the Notification and/or revision of the application should be mailed to or handed over to the "Reception Division" of the Patent Office, and documents not mailed or handed over to the Reception Divisions have no legal effect.

(4) Without an appointment, the applicant and/or his agent shall not interview with the Examiner in the Patent Office.

9. This Notification contains a text portion of 2 pages and the following attachments:

☐ 1 cited reference(s), totaling 9 pages.

The Main Text of the Notification of the First Office Action

The application (01122383.9) is related to a semiconductor device. The following comments have been filed due to examination.

Claim 1 claims a semiconductor device. Reference 1 (Jpn. Pat. No. 11-235053A, refer to columns 4-10 of the specification and the attached Figs. 3-8) disclose a stack for power converters with the following technical features. That is, a stack having conductor plates 15 and 16 overlapping each other, wherein terminals 1, k and o, p formed on each conductor plate are electrically connected to IGBT through IGBT18. As can be seen from above, the difference between the technical idea claimed in claim 1 and Reference 1 is merely the number of terminals overlapping each other. However, even if three or more electrical terminals overlapping each other were adopted in the technical idea in claim 1, no special advantage was obtained. Therefore, compared to the technical means disclosed in Reference 1, claim 1 does not have an outstanding substantial characteristic or a remarkable inventive step, and does not possess the inventiveness as required by Article 22 paragraph 3 of the Patent Law.

The additional technical characteristics in claim 2 "...on one end...on the other end...in the same direction..." are unclear. The specification does not describe clear and complete correlative embodiments. Therefore, claim 2 is not supported by the specification and does not satisfy the requirement of Article 26 paragraph 4 of the Patent Law. The applicant must delete claim 2.

The additional technical characteristic in claim 4 is restricting a connection method of an electrical terminal and a semiconductor chip. The technical idea disclosed in Reference 1 did not specifically restrict the connection method of a terminal and an IGBT. However, soldering and

pressure welding are all well known connection methods and merely common knowledge to a person skilled in the art. An outstanding technical advantage was not obtained by applying a shock absorbing plate. When the cited claim 1 does not possess an inventive step, the technical idea claimed in claim 4 does not possess an inventive step either. Thus, claim 4 does not satisfy the requirement of Article 22 paragraph 3 of the Patent Law.

The additional technical characteristic of claim 5 restricts a current flowing in an electric terminal. However, such a technical characteristic is already disclosed in Reference 1 (refer to columns 4-10 of the specification and the attached Figs. 3-8). Therefore, when the cited claim 1 does not possess an inventive step, the technical idea claims in claim 5 does not possess an inventive step either. Thus, claim 5 does not possess the inventiveness as required by Article 22 paragraph 3 of the Patent Law.

In claim 6, there is an additional technical characteristic that "at least one semiconductor chip sandwiched between the electrical terminals are structured by a plurality of semiconductor chips, and an insulating layer is provided between the plurality of semiconductor chips". In the technical idea disclosed in Reference 1, IGBT18 and IGBT19 are provided apart from each other between terminals 1, k and o, p (refer to columns 4-10 of the specification and attached Figs. 3-8). As seen from the above, the technical idea of claim 6 is already disclosed in Reference 1. Therefore, when the cited claim 1 does not possess an inventive step, the technical idea claimed in claim 6 does not possess an inventive step either. Thus, claim 6 does not possess the inventiveness as required by Article 22 paragraph 3 of the Patent Law.

In claim 7, the additional technical characteristic "a control electrode is connected to the transistor" is unclear. The technical meaning of the description "a control electrode" is unclear, and it is not clearly stated which


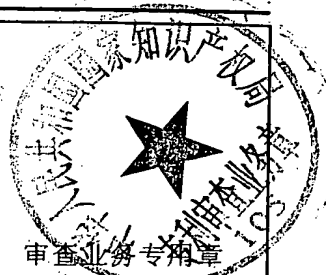
electrode of the transistor "a control electrode" is connected to. The claimed scope of claim 7 is unclear and the claim does not satisfy the requirement of Rule 20(1) of the Implementing Regulations.

In claim 9, the additional technical characteristics "the control electrode...one end of the electrical terminal...the other end...the opposite direction, or 90°" are unclear. The claimed scope of claim 9 is unclear and the claim does not satisfy the requirement of Rule 20(1) of the Implementing Regulations. The applicant must describe the invention more clearly.

In claim 10, the additional technical characteristics "one end of the electrical terminal...the other end...between two arbitrary electrical terminals" are unclear. The claimed scope of claim 10 is unclear and the claim does not satisfy the requirement of Rule 20(1) of the Implementing Regulations. The applicant must describe the invention more clearly.

Based on the above reasons, the application cannot be patented with the present description. The applicant must amend the description following the remarks in the notification of reasons for rejection, and overcome the rejection. All the amendments must comply with Article 33 of the Patent Law and must not exceed the scope of the original specification and the claims. Otherwise, the application will be rejected.

中华人民共和国国家知识产权局

邮政编码: 100037 北京阜成门外大街 2 号 8 层 中国国际贸易促进委员会专利商标事务所 王永刚		 审查员签章	 审查业务专用章
申请号	01122383.9	部门及通知书类型	9-C
申请人	株式会社东芝		
发明名称	半导体装置		

第一次审查意见通知书

E 011438

1. ☒ 依申请人提出的实审请求, 根据专利法第 35 条第 1 款的规定, 审查员对上述发明专利申请进行实质审查。
☐ 根据专利法第 35 条第 2 款的规定, 国家知识产权局决定自行对上述发明专利申请进行审查。
2. ☒ 申请人要求以在:

日本 专利局的申请日 2000 年 7 月 11 日为优先权日,
 专利局的申请日 年 月 日为优先权日,
 专利局的申请日 年 月 日为优先权日,
 专利局的申请日 年 月 日为优先权日,
 专利局的申请日 年 月 日为优先权日。
☒ 申请人已经提交了经原申请国受理机关证明的第一次提出的在先申请文件的副本。
☐ 申请人尚未提交经原申请国受理机关证明的第一次提出的在先申请文件的副本, 根据专利法第 30 条的规定视为未提出优先权要求。
3. ☐ 申请人于 年 月 日和 年 月 日提交了修改文件。
 经审查, 其中: 年 月 日提交的 不能被接受;
 年 月 日提交的 不能被接受;
 因为上述修改 ☐ 不符合专利法第 33 条的规定。 ☐ 不符合实施细则第 51 条的规定。
 修改不能被接受的具体理由见通知书正文部分。
4. ☒ 审查是针对原始申请文件进行的。
☐ 审查是针对下述申请文件的:
 申请日提交的原始申请文件的权利要求第 项、说明书第 页、附图第 页;
 年 月 日提交的权利要求第 项、说明书第 页、附图第 页;
 年 月 日提交的说明书摘要, 年 月 日提交的摘要附图。
5. ☐ 本通知书是在未进行检索的情况下作出的。
☒ 本通知书是在进行了检索的情况下作出的。
☒ 本通知书引用下述对比文献(其编号在今后的审查过程中继续沿用):

回函请寄: 100088 北京市海淀区蓟门桥西土城路 6 号 国家知识产权局专利局受理处收
 2201 2001.7 (注: 凡寄给审查员个人的信函不具有法律效力)

编号	文件号或名称	公开日期
1	JP 平 11-235053 A	1999 年 8 月 27 日
2		年 月 日
3		年 月 日
4		年 月 日

6. 审查的结论性意见:

☐ 关于说明书:

- ☐ 申请的内容属于专利法第 5 条规定的不授予专利权的范围。
☐ 说明书不符合专利法第 26 条第 3 款的规定。
☐ 说明书的撰写不符合实施细则第 18 条的规定。
☐ 说明书的撰写不符合实施细则第 19 条的规定。

☒ 关于权利要求书:

- ☐ 权利要求_____不具备专利法第 22 条第 2 款规定的新颖性。
☒ 权利要求 1, 4, 5, 6 不具备专利法第 22 条第 3 款规定的创造性。
☐ 权利要求_____不具备专利法第 22 条第 4 款规定的实用性。
☐ 权利要求_____属于专利法第 25 条规定的不授予专利权的范围。
☒ 权利要求 2 不符合专利法第 26 条第 4 款的规定。
☐ 权利要求_____不符合专利法第 31 条第 1 款的规定。
☐ 权利要求_____不符合专利法实施细则第 2 条第 1 款关于发明的定义。
☐ 权利要求_____不符合专利法实施细则第 13 条第 1 款的规定。
☒ 权利要求 7, 9, 10 不符合专利法实施细则第 20 条至第 23 条的规定。
☐

上述结论性意见的具体分析见本通知书的正文部分。

7. 基于上述结论性意见, 审查员认为:

- ☐ 申请人应按照通知书正文部分提出的要求, 对申请文件进行修改。
☒ 申请人应在意见陈述书中论述其专利申请可以被授予专利权的理由, 并对通知书正文部分中指出的不符合规定之处进行修改, 否则将不能授予专利权。
☐ 专利申请中没有可以被授予专利权的实质性内容, 如果申请人没有陈述理由或者陈述理由不充分, 其申请将被驳回。
☐

8. 申请人应注意下述事项:

- (1) 根据专利法第 37 条的规定, 申请人应在收到本通知书之日起的肆个月内陈述意见, 如果申请人无正当理由逾期不答复, 其申请将被视为撤回。
(2) 申请人对其申请的修改应符合专利法第 33 条的规定, 修改文本应一式两份, 其格式应符合审查指南的有关规定。
(3) 申请人的意见陈述书和/或修改文本应邮寄或递交国家知识产权局专利局受理处, 凡未邮寄或递交给受理处的文件不具备法律效力。
(4) 未经预约, 申请人和/或代理人不得前来国家知识产权局专利局与审查员举行会晤。

9. 本通知书正文部分共有 2 页, 并附有下列附件:

- ☒ 引用的对比文件的复印件共 1 份 9 页。 ☐

审查 9 部

审查员 吴晓达

审查部门业务专用章 _____

(未加盖审查业务专用章的通知书不具备法律效力)

第一次审查意见通知书正文

该申请(01122383.9)涉及一种半导体装置,经审查,意见如下:

关于权利要求书:

权利要求1请求保护一种半导体装置,对比文件1(JP 平 11-235053 A)公开了一种功率转换器的结构,披露了如下技术特征(附图 3-8 及说明书第 4-10 栏):重叠的导电板 15 和 16,分别形成在导电板上的端子 1、k 和 o、p 将 IGBT18 夹住并与 IGBT 进行电连接,可见权利要求1与对比文件1公开的技术方案相比,二者的区别仅仅在于相互重叠的端子个数不同,由于权利要求1采用3个以上的相互重叠的电力端子也并未取得预料不到的技术效果,所以相对于对比文件1公开的技术方案,权利要求1不具备突出的实质性特定和显著的进步,不符合专利法第22条第3款关于创造性的规定。

权利要求2的附加技术特征中“.....一端.....另一端.....同一方向.....”的特征描述表述不清楚,而且说明书中也未记载相应的清楚、完整的实施例,所以权利要求2得不到说明书的支持,不符合专利法第26条第4款的规定,申请人应将权利要求2删去。

权利要求4的附加技术特征对于电力端子与半导体芯片的连接方式进行了限定,虽然对比文件1公开的技术方案并未具体限定端子与IGBT之间的连接方式,但对于本领域的技术人员来说,焊接和压接都是常用的连接方式,属于公知常识,并且对比文件1公开的技术方案虽未使用缓冲片,但权利要求4采用缓冲片也并未取得预料不到的技术效果,所以在权利要求4引用的权利要求1相对于对比文件1公开的技术方案不具备创造性的情况下,权利要求4也同样不具备突出的实质性特定和显著的进步,不符合专利法第22条第3款关于创造性的规定。

权利要求5的附加技术特征为对于电力端子中的电流的方向的限定,而对比文件1公开的技术方案中端子中的电流方向也同样是相反的(附图 3-8 及说明书第 4-10 栏),所以,权利要求5的附加技术特征已被对比文件1公开的技术方案所公开,在权利要求5引用的权利要求1相对于对比文件1公开的技术方案不具备创造性的情况下,权利要求5也同样不具备突出的实质性特定和显著的进步,不符合专利法第22条第3款关于创造性的规定。

权利要求6的附加技术特征为“夹在上述电力端子之间的至少一块半导体芯片是由多块半导体芯片构成的,在上述多块半导体芯片之间设置绝缘层”,对比文件1公开的技术方案中在端子1、k和o、p之间也包括分隔开的IGBT18和19(附图 3-8 及说明书第 4-10 栏),可见,权利要求6的附加技术特征已被对比文件1公开的技术方案所公开,在权利要求6引用的权利要求1相对于对比文件1公开的技术方案不具备创造性的情况下,权利要求6也同样不具备突出的实质性特定和显著的进步,不符合专利法第22条第3款关于创造性的规定。

权利要求7的附加技术特征中“控制电极与上述晶体管连接”的特征描述表述不清楚,其中“控制电极”的技术含义不清楚,而且该特征描述也未指明控制电极与晶体管的哪个电极向连接,使得权利要求的保护范围不清楚,不符合专利法实施细则第20条第1款的规定。

权利要求9的附加技术特征中“.....控制电极是在.....电力端子的一端.....另一端.....相反的方向或成 90°.....”的特征描述表述不清楚,使得权利要求的保护范围不清楚,不符合专利法实施细则第20条第1款的规定,申请人应将其表述清楚。

权利要求 10 的附加技术特征中“..... 电力端子中一端的..... 另一端..... 任意 2 个电力端子之间..... 那样的.....”的特征描述表述不清楚，使得权利要求的保护范围不清楚，不符合专利法实施细则第 20 条第 1 款的规定，申请人应将其表述清楚。

基于上述情况，该申请以目前文本不能被授予专利权，申请人应针对通知书的意见进行修改或陈述意见，以克服上述缺陷，否则，该申请将被驳回。

审查员：吴晓达